

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
748-2-6**

QC 790110
Première édition
First edition
1991-11

**Dispositifs à semiconducteurs
Circuits intégrés**

Deuxième partie:

Circuits intégrés numériques

Section six – Spécification particulière cadre
pour les microprocesseurs à circuits intégrés

**Semiconductor devices
Integrated circuits**

Part 2:

Digital integrated circuits

Section six – Blank detail specification for
microprocessor integrated circuits



Numéro de référence
Reference number
CEI/IEC 748-2-6: 1991

Numéros des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement
(Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International (VEI)*.

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates

(On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary (IEV)*.

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
748-2-6**

QC 790110
Première édition
First edition
1991-11

**Dispositifs à semiconducteurs
Circuits intégrés**

Deuxième partie:

Circuits intégrés numériques

Section six – Spécification particulière cadre
pour les microprocesseurs à circuits intégrés

**Semiconductor devices
Integrated circuits**

Part 2:

Digital integrated circuits

Section six – Blank detail specification for
microprocessor integrated circuits

© CEI 1991 Droits de reproduction réservés — Copyright — all rights reserved

Aucune partie de cette publication ne peut être reproduite ni
utilisée sous quelque forme que ce soit et par aucun procédé,
électronique ou mécanique, y compris la photocopie et les
microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized
in any form or by any means, electronic or mechanical,
including photocopying and microfilm, without permission
in writing from the publisher

Bureau central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève Suisse
Téléfax: +41 22 919 0300 e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

S

● Pour prix, voir catalogue en vigueur
For price, see current catalogue

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS

Circuits intégrés

Deuxième partie: Circuits intégrés numériques

Section six – Spécification particulière cadre pour les microprocesseurs à circuits intégrés

AVANT-PROPOS

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

La présente norme a été établie par le Sous-Comité 47A: Circuits intégrés, et par le Comité d'Etudes n° 47 de la CEI: Dispositifs à semiconducteurs.

Cette norme est une spécification particulière cadre pour les microprocesseurs à circuits intégrés.

Le texte de cette norme est issu des documents suivants:

Règle des Six Mois	Rapport de vote	Procédure des Deux Mois	Rapport de vote
47A(BC)191	47A(BC)216	47A(BC)209	47A(BC)243

Les rapports de vote indiqués dans le tableau ci-dessus donnent toute information sur le vote ayant abouti à l'approbation de cette norme.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de la spécification dans le système CEI d'assurance de la qualité des composants électroniques (IECQ).

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES

Integrated circuits

Part 2: Digital integrated circuits

Section six – Blank detail specification for
microprocessor integrated circuits

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

This standard has been prepared by Sub-Committee 47A: Integrated circuits, and IEC Technical Committee No. 47: Semiconductor devices.

This standard is a blank detail specification for microprocessor integrated circuits.

The text of this standard is based on the following documents:

Six Months' Rule	Report on Voting	Two Months' Procedure	Report on Voting
47A(CO)191	47A(CO)216	47A(CO)209	47A(CO)243

Full information on the voting for the approval of this standard can be found in the Voting Reports indicated in the above table.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

Les publications suivantes de la CEI sont citées dans le présent norme:

- Publications n^{os} 68-2-17 (1978): Essais d'environnement – Deuxième partie: Essais - Essai Q: Étanchéité.
- 134 (1961): Systèmes de valeurs limites pour les tubes électroniques et les dispositifs à semiconducteurs analogues.
- 617-12 (1991): Symboles graphiques pour schémas. Douzième partie: Opérateurs logiques binaires.
- 747-10 (1991): Dispositifs à semiconducteurs. Dixième partie: Spécification générique pour les dispositifs discrets et les circuits intégrés.
- 748-11 (1990): Dispositifs à semiconducteurs. Circuits intégrés. Onzième partie: Spécification intermédiaire pour les circuits intégrés à semiconducteurs à l'exclusion des circuits hybrides.
- 749 (1984): Dispositifs à semiconducteurs. Essais mécaniques et climatiques.
- QC 001002 (1986): Règles de procédure du système CEI d'assurance de la qualité des composants électroniques (IECQ).

IECNORM.COM : Click to view the full PDF of IEC 60148-2-6:1991

The following IEC publications are quoted in this standard:

- Publications Nos. 68-2-17 (1978): Environmental testing – Part 2: Tests - Test Q: Sealing.
- 134 (1961): Rating systems for electronic tubes and valves and analogous semiconductor devices.
- 617-12 (1991): Graphical symbols for diagrams. Part 12: Binary logic elements.
- 747-10 (1991): Semiconductor devices. Part 10: Generic specification for discrete devices and integrated circuits.
- 748-11 (1990): Semiconductor devices - Integrated circuits. Part 11: Sectional specification for semiconductor integrated circuits excluding hybrid circuits.
- 749 (1984): Semiconductor devices. Mechanical and climatic test methods.
- QC 001002 (1986): Rules of Procedure of the IEC Quality Assessment System for Electronic Components (IECQ).

IECNORM.COM : Click to view the full PDF of IEC 60748-2-6:1991

DISPOSITIFS À SEMICONDUCTEURS

Circuits intégrés

Deuxième partie: Circuits intégrés numériques

Section six – Spécification particulière cadre pour les microprocesseurs à circuits intégrés

INTRODUCTION

Le système CEI d'assurance de la qualité des composants électroniques fonctionne conformément aux statuts de la CEI et sous son autorité. Le but de ce système est de définir les procédures d'assurance de la qualité de telle façon que les composants électroniques livrés par un pays participant comme étant conformes aux exigences d'une spécification applicable soient également acceptables dans les autres pays participants sans nécessiter d'autres essais.

Cette spécification particulière cadre fait partie d'une série de spécifications particulières cadres concernant les dispositifs à semiconducteurs; elle doit être utilisée avec la publication suivante de la CEI:

747-10/QC 700000: Dispositifs à semiconducteurs – Dixième partie: Spécification générique pour les dispositifs discrets et les circuits intégrés.

Renseignements nécessaires

Les nombres placés entre crochets sur cette page et les pages suivantes correspondent aux indications suivantes qui doivent être portées dans les cases prévues à cet effet.

Identification de la spécification particulière

- [1] Nom de l'Organisme National de Normalisation sous l'autorité duquel la spécification particulière est établie.
- [2] Numéro IECQ de la spécification particulière.
- [3] Numéros de référence et d'édition des spécifications générique et intermédiaire.
- [4] Numéro national de la spécification particulière, date d'édition et toute autre information requise par le système national.

Identification du composant

- [5] Fonction principale et numéro de type, par exemple microprocesseur à circuits intégrés 68 000, etc.
- [6] Renseignements sur la construction et les applications typiques. Si un dispositif peut avoir plusieurs applications, cela doit être indiqué dans la spécification particulière. Les caractéristiques, les limites et les exigences de contrôle relatives à ces applications doivent être respectées.

Une brève description comprendra les informations suivantes:

- Nombre, type et longueur des registres.
- Nombre, type et largeur des bus.
- Longueur des mots.
- Dimension de l'espace mémoire adressable.
- Nombre de sorties.
- Tension d'alimentation.
- Toute autre caractéristique particulière.

SEMICONDUCTOR DEVICES

Integrated circuits

Part 2: Digital integrated circuits

Section six – Blank detail specification for microprocessor integrated circuits

INTRODUCTION

The IEC Quality Assessment System for Electronic Components is operated in accordance with the statutes of the IEC and under the authority of the IEC. The object of this system is to define quality assessment procedures in such a manner that electronic components released by one participating country as conforming with the requirements of an applicable specification are equally acceptable in all other participating countries without the need for further testing.

This blank detail specification is one of a series of blank detail specifications for semiconductor devices and shall be used with the following IEC Publication:

747-10/QC 700000: Semiconductor devices. Part 10: Generic specification for discrete devices and integrated circuits.

Required information

Numbers shown in brackets on this and the following pages correspond to the following items of required information, which should be entered in the spaces provided.

Identification of the detail specification

- [1] The name of the National Standards Organization under whose authority the detail specification is issued.
- [2] The IECQ number of the detail specification.
- [3] The numbers and issue numbers of the generic and sectional specifications.
- [4] The national number of the detail specification, date of issue and any further information, if required by the national system.

Identification of the component

- [5] Main function and type number e.g. microprocessor integrated circuit 68 000, etc.
- [6] Information on typical construction and applications. If a device is designed to satisfy several applications, this shall be stated here. Characteristics, limits and inspection requirements for these applications shall be met.

A short description shall include the following:

- Number, type and length of registers.
- Number, type and width of buses.
- Word length.
- Addressable memory.
- Number of terminals.
- Supply voltage.
- Any other special feature.

- [7] Dessin d'encombrement, identification des bornes, marquage et/ou référence aux documents correspondants pour les encombrements.
- [8] Catégorie d'assurance de la qualité conformément au paragraphe 2.6 de la spécification générique.
- [9] Données de référence.

[Les articles indiqués entre crochets sur les pages suivantes de cette norme sont destinés à guider le rédacteur de la spécification; ils ne doivent pas figurer dans la spécification particulière.]

[Lorsqu'il existe un risque d'ambiguïté quant à savoir si un paragraphe est uniquement destiné à guider le rédacteur ou non, il doit être indiqué entre crochets.]

IECNORM.COM : Click to view the full PDF of IEC 60748-2-6:1991

- [7] Outline drawing, terminal identification, marking and/or reference to the relevant document for outlines.
- [8] Category of assessed quality according to subclause 2.6 of the generic specification.
- [9] Reference data.

[The clauses given in square brackets on the next pages of this standard, which form the front page of the detail specification, are intended for guidance to the specification writer and shall not be included in the detail specification.]

[When confusion may arise as to whether a paragraph is only instruction to the writer or not, the paragraph shall be indicated between brackets.]

IECNORM.COM : Click to view the full PDF of IEC 60748-2-6:1991

[Nom (adresse) de l'ONH responsable [1] (et éventuellement de l'organisme auprès duquel la spécification peut être obtenue).]	[N° de la spécification particulière IECQ, plus n° d'édition et/ou date.] [2] QC 790110-...
COMPOSANT ÉLECTRONIQUE DE QUALITÉ CONTRÔLÉE CONFORMÉMENT À: [3] Spécification générique: Publication 747-10 / QC 700000 Spécification intermédiaire: Publication 748-11 / QC 790100 [et références nationales si elles sont différentes].	[Numéro national de la spécification particulière.] [4] [Cette case n'a pas besoin d'être utilisée si le numéro national est identique au numéro IECQ.]
SPÉCIFICATION PARTICULIÈRE CADRE POUR LES MICROPROCESSEURS À CIRCUITS INTÉGRÉS [5] [Numéro(s) de type du ou des dispositifs.] Renseignements à donner dans les commandes: voir le paragraphe 1.2 de cette norme.	
Description mécanique [7] <i>Références d'encombrement</i> [Références du boîtier normalisé, numéro CEI (obligatoire si disponible) et/ou numéro national.] <i>Dessin d'encombrement</i> [peut être transféré, ou donné avec plus de détails, à l'article 8 de cette norme]. <i>Identification des bornes</i> [dessin indiquant l'emplacement des bornes, y compris les symboles graphiques]. <i>Marquage:</i> [lettres et chiffres, ou code de couleur.] [La spécification particulière doit indiquer les informations à marquer sur le dispositif.] [Voir le paragraphe 2.5 de la spécification générique et/ou le paragraphe 1.1 de cette norme.]	Brève description [6] Application: voir article 6 de cette norme. Fonction: voir article 3 de cette norme. Construction typique: [Si, monolithique, bipolaire, MOS.] Encapsulation: [avec ou sans cavité.] [Tableau comparatif des caractéristiques des différents produits.] ATTENTION: Dispositifs sensibles aux charges électrostatiques (si applicable).
	Catégories d'assurance de la qualité [8] [à choisir dans le paragraphe 2.6 de la spécification générique].
	Données de référence [9] [Données de référence sur les propriétés les plus importantes pour permettre la comparaison des types de composants entre eux.]
Se reporter à la Liste des Produits Homologués en vigueur pour connaître les fabricants dont les composants conformes à cette spécification particulière sont homologués.	

[Name (address) of responsible NAI [1] (and possibly of body from which specification is available).]	[Number of IECQ detail specification, plus issue number and/or date.] [2] QC 790110-...
ELECTRONIC COMPONENT OF ASSESSED QUALITY IN ACCORDANCE WITH: [3] Generic specification: Publication 747-10 / QC 700000 Sectional specification: Publication 748-11 / QC 790100 [and national references if different].	[National number of detail specification.] [4] [This box need not be used if national number repeats IECQ number.]
BLANK DETAIL SPECIFICATION FOR MICROPROCESSOR INTEGRATED CIRCUITS [5] [Type number(s) of the relevant device(s).] Ordering information: see subclause 1.2 of this standard.	
Mechanical description [7] <i>Outline references:</i> [Standard package references should be given, IEC number (mandatory if available) and/or national number.] <i>Outline drawing</i> [may be transferred to or given with more details in clause 8 of this standard]. <i>Terminal identification</i> [drawing showing pin assignments, including graphical symbols]. <i>Marking:</i> [letters and figures, or colour code.] [The detail specification shall prescribe the information to be marked on the device, if any.] [See subclause 2.5 of generic specification and/or subclause 1.1 of this standard.]	Short description [6] Application: see clause 6 of this standard. Function: see clause 3 of this standard. Typical construction: [Si, monolithic, bipolar, MOS.] Encapsulation: [cavity or non-cavity.] [Comparison table of characteristics for variant products.] CAUTION: Electrostatic sensitive devices (if applicable). Categories of assessed quality [8] [from subclause 2.6 of the generic specification]. Reference data [9] [Reference data on the most important properties to permit comparison between types.]
Information about manufacturers who have components qualified to this detail specification is available in the current Qualified Products List.	

1 Marquage et renseignements à donner dans les commandes

1.1 Marquage

Voir le paragraphe 2.5 de la spécification générique.

1.1.1 Marquage du composant

1.1.2 Marquage pour l'expédition

1.2 Renseignements à donner dans les commandes

[Sauf spécification contraire, les renseignements suivants constituent le minimum nécessaire pour passer commande d'un dispositif donné:

- référence précise du modèle (indiquant si le dispositif sera fourni non programmé ou programmé avec description des supports de codes acceptables);
- référence IECQ de la spécification particulière avec numéro d'édition et/ou date selon le cas;
- catégorie d'assurance de la qualité définie à l'article 9 de la spécification intermédiaire et, si nécessaire, séquence de sélection définie à l'article 8 de cette même spécification;
- toute autre particularité.]

2 Description relative à l'application

[Les caractéristiques suivantes doivent être indiquées si elles ne sont pas définies de façon appropriée dans la case [6].]

2.1 Architecture interne

[Schéma synoptique simplifié et commentaires explicatifs.]

2.2 Description du matériel

[Les caractéristiques principales de la configuration du système doivent être indiquées.]

[Caractéristiques d'horloge.]

2.3 Organisation de l'espace mémoire

[Nombre total de mots et nombre total d'éléments binaires du mot adressé dans chaque type de mémoire.]

[Cela peut être exprimé sous forme de schéma.]

2.4 Principales caractéristiques du logiciel

2.4.1 Modes d'adressage

[Liste des modes d'adressage possibles.]

2.4.2 Opérations arithmétiques et logiques, opérations sur registres

[Nombre d'éléments binaires utilisés pour l'opération.]

1 Marking and ordering information

1.1 Marking

See subclause 2.5 of the generic specification.

1.1.1 Component marking

1.1.2 Shipment marking

1.2 Ordering information

[The following minimum information is necessary to order a specific device, unless otherwise specified:

- precise type reference (stating that the device will be supplied unprogrammed or programmed with description of acceptable pattern input media);
- IECQ reference of detail specification with issue number and/or date when relevant;
- category of assessed quality as defined in clause 9 of the sectional specification and, if required, the screening sequence as defined in clause 8 of the sectional specification;
- any other particulars.]

2 Application related description

[The following characteristics shall be given if they are not adequately defined in box [6].]

2.1 Internal architecture

[Simplified block diagram, with explanatory comments.]

2.2 Hardware description

[The main features of operation in the system shall be indicated here.]

[Clock requirements.]

2.3 Requirements for memory organization

[Total number of words and total number of bits of the word addressed in each type of memory.]

[This may be given in the form of a diagram (memory map).]

2.4 Software main features

2.4.1 Addressing modes

[List of addressing modes.]

2.4.2 Arithmetic and logic operations, operations on registers

[Number of bits involved in the operation.]

2.5 Composants externes

[Les caractéristiques des composants externes nécessaires au fonctionnement correct du microprocesseur doivent être spécifiées (par exemple circuit d'horloge).]

3 Spécification de la fonction

3.1 Schéma synoptique détaillé

[Un schéma synoptique du microprocesseur à circuits intégrés doit être donné. Il doit être suffisamment détaillé pour permettre l'identification des unités fonctionnelles individuelles du microprocesseur qui sont affectées par l'exécution de l'instruction à identifier, y compris des blocs fonctionnels qui sont programmables par l'utilisateur. Les principales liaisons de données entre les unités fonctionnelles doivent être indiquées et leurs connexions extérieures identifiées.]

[Le symbole graphique de la fonction doit être indiqué. Il peut être extrait d'un catalogue de normes de symboles graphiques, ou conçu conformément aux règles de la Publication 617-12 de la CEI.]

3.2 Identification et fonction des bornes

3.2.1 Désignation des bornes

[Les bornes doivent être identifiées sous forme de tableau comme suit:]

Numéro de la borne*	Symbole de la borne	Désignation de la borne	Fonction	Fonction de la borne (voir 3.2.2)	
				Identification entrée/sortie	Type de circuit de sortie

[* Si le second tableau est nécessaire, cette colonne est supprimée.]

[avec par exemple:

Nom de la borne: Alimentation – Entrée – Sortie – E/S – Non utilisée – Non utilisable ...

Fonction: trois-états, collecteur ouvert, «totem pole» ...

avec en complément un second tableau, comme approprié:]

Symbole de la borne	Boîtier «A» n° de broche	Boîtier «B» n° de broche

[Les différents types de bornes sont les suivants:

- bornes d'alimentation;
- bornes d'entrée/bornes de sortie;
- bornes d'entrée/sortie (bornes bidirectionnelles);
- bornes de sortie trois-états.]

2.5 External components

[Characteristics of external components essential to the correct operation of the microprocessor shall be specified (for example clock circuitry).]

3 Specification of the function

3.1 Detailed block diagram

[A block diagram for the microprocessor integrated circuit shall be given. It shall be sufficiently detailed to enable the individual functional units within the microprocessor that are affected by the execution of the instruction to be identified, including any functional blocks that are user programmable. The main data paths between the functional units, and the identification of their external connections, shall be shown.]

[The graphical symbol for the function shall be given. This may be obtained from a catalogue of standards of graphical symbols, or designed according to the rules of IEC 617-12.]

3.2 Identification and function of terminals

3.2.1 Designation of the terminals

[The terminal shall be designated in a table as follows:]

Terminal number*	Terminal symbol	Terminal designation	Function	Function of terminal (see 3.2.2)	
				Input/output identification	Type of output circuit

[* If the second table is necessary this column is deleted.]

[with for example:

Terminal name: Supply – Input – Output – I/O – Blank – Non-usable ...

Function: three-state, open collector, totem pole ...

with the addition of a second table as appropriate:]

Terminal symbol	Package "A" pin number	Package "B" pin number

[The different types of terminal include the following:

- supply terminals;
- input terminals/output terminals;
- input/output terminals (bidirectional terminals);
- three-state output terminals.]

3.2.2 Fonctions détaillées des entrées et des sorties et signaux

[Indiquer la fonction de chacun des signaux d'entrée et de sortie.]

[Les signaux peuvent être divisés en:

- signaux de DONNÉES;
- signaux d'ADRESSES;
- signaux de COMMANDE (y compris du registre d'ÉTAT).]

[Des schémas explicatifs doivent être donnés, si nécessaire.]

3.3 Description fonctionnelle des familles de microprocesseurs

3.3.1 Description des registres

[Une description détaillée comprenant le nombre, le type et la capacité en bits du (des) registre(s) interne(s) adressables par un programme, ou pouvant affecter directement le fonctionnement du microprocesseur, doit être donnée.]

[Une représentation schématique doit également être donnée, par exemple comme suit:

bit n	bit 0	Registre(s) général(aux)
nom du registre		Registre(s) index et pointeur(s)
		Registre(s) ordinal(aux) et drapeau(x)
		Registre(s) spécifique(s)]

3.3.2 Modes d'adressage et types de données

[Décrire avec précision les différents modes d'adressage possibles (par exemple immédiat, direct, relatif, indexé et indirect, auto-incrémentation/décrémentation). Chaque description doit comprendre une représentation schématique du mécanisme du mode d'adressage. La liste des types de données disponibles doit être donnée. Pour les modes plus complexes, faire appel à un tableau.]

3.3.3 Jeu d'instructions

[Le(s) format(s) d'une instruction doit(vent) être représenté(s), par exemple champ de code opérations, champ de modes d'adressage, champ de définitions registres, champ des opérandes, etc.]

[Fournir, sous forme de tableau, une liste complète des instructions que le microprocesseur peut exécuter. Cette liste comportera aussi le code et la mnémonique des instructions, l'opération (les opérations) en résultant, les registres affectés par l'exécution de l'instruction, le nombre de cycles d'horloge et de cycles machine requis et, s'il y a lieu, le nombre de mots formant l'instruction ainsi que le(s) mode(s) d'adressage associé(s) à chacune des instructions comprenant le registre d'état.]

3.2.2 *Input and output detailed functions and signals*

[The function of each input and output signal shall be stated.]

[The signals may be presented in the following groups:

- DATA signals;
- ADDRESS signals;
- CONTROL signals (including STATUS).]

[If necessary, explanatory diagrams should be given.]

3.3 *Microprocessor family functional description*

3.3.1 *Description of registers*

[A detailed description including number, type and size in bits of internal register(s) program addressable, or otherwise directly affecting the operation of the microprocessor shall be given.]

[A schematic representation shall also be given, for example as follows:

bit n	bit 0	General purpose register(s)
register name		Index and stack pointer register(s)
		Program counter(s) and flag register(s)
		Specific register(s)]

3.3.2 *Addressing modes and data types*

[The different possible addressing modes (for example immediate, direct, relative, indexed and indirect, auto-increment/decrement) shall be described in detail. Each description should include a schematic representation of the mechanism of the addressing mode. A list of available data types should be given. For more-complex mode a table may be necessary.]

3.3.3 *Instruction set*

[The instruction format(s) shall be given, for example, operation code field, address mode field, register definition field, operand field, etc.]

[A comprehensive list in tabular form of the instructions which may be performed by the microprocessor shall be given. This shall give the instruction code, instruction mnemonic, the operation(s) that result from, and the registers that are affected by the execution of the instruction, the number of clock cycles and the number of machine cycles required and, where appropriate, the number of words forming the instruction and the addressing mode(s) associated with each instruction, including the status register.]

[Différents tableaux doivent être utilisés pour chaque type d'instructions, par exemple:

- les instructions de transfert;
- les instructions arithmétiques;
- les instructions logiques;
- les instructions de décalage et de rotation;
- les instructions de branchement;
- les instructions de manipulation de caractères;
- les instructions de contrôle.]

[La représentation en bits de chaque instruction doit être donnée conformément au format d'instruction.]

3.3.4 *Microprogrammation (s'il y a lieu)*

[Le jeu d'instructions de microprogrammation ainsi que la méthode de modification du microprogramme doivent être définis.]

3.3.5 *Gestion d'événements extérieurs*

3.3.5.1 *Gestion des interruptions*

[Le nombre de niveaux de priorité, les types d'interruptions et les procédés d'interruptions doivent être définis.]

3.3.5.2 *Gestion des entrées/sorties*

[Les modes de manipulation des données d'entrée et de sortie incluant la sortie des adresses, par exemple série ou parallèle ou combinaison multiplexée, doivent être définis.]

3.3.5.3 *Séquenceur/compteur d'événements (s'il y a lieu)*

3.3.6 *Séquences d'alimentation et d'initialisation (si applicable)*

- [– Séquence des alimentations;
- procédure d'initialisation du microprocesseur.]

4 **Valeurs limites (système des valeurs limites absolues)**

Voir la Publication 134 de la CEI. (Non pour des besoins de contrôle, mais pour une utilisation adéquate du dispositif.)

Ces valeurs s'appliquent dans la gamme des températures de fonctionnement, sauf spécification contraire.

[Sauf spécification contraire, les valeurs limites doivent être indiquées comme suit:

Toutes les précautions à prendre relatives à un circuit intégré particulier doivent être incluses, par exemple la séquence d'application de la tension d'alimentation.

Toute interdépendance entre les valeurs limites doit être précisée.

Toutes les conditions pour lesquelles les valeurs limites s'appliquent doivent être indiquées.]

[Separate tables should be used for each type of instructions. These types could be for example:

- transfer instructions;
- arithmetic instructions;
- logic instructions;
- shift and rotate instructions;
- branch instructions;
- word manipulation instructions;
- control instructions.]

[The bit representation of each instruction shall be given in accordance with the instruction format.]

3.3.4 *Microprogram (where appropriate)*

[Microprogram instruction set and method of changing microprogram shall be defined.]

3.3.5 *External events handling*

3.3.5.1 *Interrupt handling*

[The number of priority levels, types of interrupts and interrupt processing shall be given.]

3.3.5.2 *Input/output handling*

[The methods of handling the input and output of data and the output of addresses, for example, serial or parallel or multiplex combinations shall be defined.]

3.3.5.3 *Timer/counter (where appropriate)*

3.3.6 *Power supply and initialization sequences (where appropriate)*

- [- Power supplies sequencing;
- microprocessor initialization procedure.]

4 **Limiting values (absolute maximum rating system)**

See IEC Publication 134. (Not for inspection purposes, but for the suitable usage of the device.)

These values apply over the operating temperature range, unless otherwise specified.

[Unless otherwise specified, limiting values shall be given as follows:

Any cautionary statement unique to an individual integrated circuit shall be included, for example, sequence of application of supply voltage.

Any interdependence of limiting values shall be specified.

All conditions for which the limiting values apply shall be stated.]

[Si des surcharges transitoires sont tolérées, leur amplitude et leur durée doivent être spécifiées.

Les conditions limites particulières au mode programmation doivent être spécifiées pour les dispositifs programmables (par exemple ceux contenant des EPROM).]

Pour toutes les tensions, la référence est une borne de référence désignée.

Paramètres (note 2)	Symboles	Min. (note 3)	Max. (note 3)	Unité
Tension d'alimentation	$V_{CC}, V_{DD}, V_{BB}, V_{EE}$	x	x	V
Tension d'entrée	V_I	x	x	V
Tension de sortie	V_O	x	x	V
Tension à l'état bloqué (note 1)	V_{OZ}	x	x	V
Courant de sortie (note 1)	I_O	–	x	mA
Courant d'entrée (note 1)	I_I	–	x	mA
Dissipation de puissance	P_{TOT}	–	x	mW
Température de fonctionnement	T_{amb} et/ou T_{case}	x	x	°C
Température de stockage	T_{stg}	x	x	°C

[Notes 1. – S'il y a lieu.

2. – Toute condition telle que temps, fréquence, température, méthode de montage, etc., doit être indiquée.

3. – Indiquer si ces valeurs peuvent varier pendant la programmation.]

5 Conditions de fonctionnement (dans la gamme des températures de fonctionnement spécifiées)

Ces conditions ne sont pas destinées à être contrôlées, mais elles sont applicables à l'assurance de la qualité.

Paramètres	Symboles	Min.	Max.	Unité
Tensions d'alimentation positive et/ou négative	V_{CC} (note 4) V_{DD} (note 4) V_{BB} (note 4) V_{EE} (note 4)	x	x	V V V V
Tension d'entrée au niveau haut	V_{IH}	x	–	V
Tension d'entrée au niveau bas	V_{IL}	–	x	V
Température de fonctionnement	T_{amb} et/ou T_{case}	x	x	°C

[Note 4. – S'il y a lieu, ces valeurs doivent également être fournies dans des conditions de veille.]

[If transient overloads are permitted, their magnitude and duration shall be specified.]

For programmable devices (for example, those containing EPROM) the limiting values specific to the programming mode shall also be specified.]

All voltages are referenced to a designated reference terminal.

Parameters (note 2)	Symbols	Min. (note 3)	Max. (note 3)	Unit
Supply voltage	$V_{CC}, V_{DD}, V_{BB}, V_{EE}$	x	x	V
Input voltages	V_I	x	x	V
Output voltages	V_O	x	x	V
Off-state voltage (note 1)	V_{OZ}	x	x	V
Output currents (note 1)	I_O	–	x	mA
Input currents (note 1)	I_I	x	x	mA
Power dissipation	P_{TOT}	–	x	mW
Operating temperature	T_{amb} and/or T_{case}	x	x	°C
Storage temperature	T_{stg}	x	x	°C

[Notes 1. – Where appropriate.

2. – Any conditions such as time, frequency, temperature, mounting method, etc. shall be stated.

3.– Where these values may differ during programming, this should be stated.]

5 Operating conditions (within the specified operating temperature range)

These conditions are not to be inspected but may be used for quality assessment purposes.

Parameters	Symbols	Min.	Max.	Unit
Positive and/or negative supply voltage(s)	V_{CC} (note 4) V_{DD} (note 4) V_{BB} (note 4) V_{EE} (note 4)	x	x	V V V V
Input voltage, high-level	V_{IH}	x	–	V
Input voltage, low-level	V_{IL}	–	x	V
Operating temperature	T_{amb} and/or T_{case}	x	x	°C

[Note 4. – Where appropriate, these values shall also be quoted under standby conditions.]

6 Caractéristiques électriques

Les caractéristiques doivent s'appliquer dans toute la gamme des températures de fonctionnement, sauf spécification contraire. Si les performances annoncées du circuit varient dans la gamme des températures de fonctionnement, les valeurs des tensions d'entrée et de sortie et de leurs courants associés doivent être indiquées à 25 °C et aux deux températures extrêmes de la gamme. Les valeurs de courant et de tension doivent être indiquées pour chaque type d'entrée et/ou de sortie fonctionnellement différent.

[Les caractéristiques particulières et les exigences de temps doivent être spécifiées.]

6.1 Caractéristiques statiques

Pour toutes les tensions, la référence est une borne de référence désignée.

Caractéristiques	Conditions (notes 7 et 8)	Symboles	Min.*	Max.*	Unité
Valeur du (des) courant(s) d'alimentation (note 5)	$V_{CCmax.}$ $f_{max.}$	$\left. \begin{matrix} I_{CC} \\ I_{DD} \\ I_{BB} \\ I_{EE} \end{matrix} \right\} \begin{matrix} \text{S'il} \\ \text{y a} \\ \text{lieu} \end{matrix}$	–	x	 mA mA mA mA
Tension d'entrée d'écrêtage (s'il y a lieu)	$V_{CCmin.}$ I_{IKB}	V_{IK}	–	x	V
Tension de sortie au niveau haut	$V_{CCmin.}$ I_{OHA}	V_{OH}	x	–	V
Tension de sortie au niveau bas	$V_{CCmin.}$ I_{OLA}	V_{OL}	–	x	V
Courant d'entrée ou de fuite au niveau haut	$V_{CCmax.}$ V_{IHB}	$I_{IH(1)}$	–	x	µA
Courant d'entrée ou de fuite au niveau haut (s'il y a lieu)	$V_{CCmax.}$ V_{IHA}	$I_{IH(2)}$	–	x	µA
Courant d'entrée ou de fuite au niveau bas	$V_{CCmax.}$ V_{ILA}	$I_{IL(1)}$	–	x	µA
Courant d'entrée ou de fuite au niveau bas	$V_{CCmax.}$ V_{ILB}	$I_{IL(2)}$	–	x	µA
Courant de sortie au niveau haut	$V_{CCmin.}$ V_{OHB}	I_{OH}	x	–	µA
Courant de sortie au niveau bas	$V_{CCmax.}$ V_{OLA}	I_{OL}	x	–	µA
Courant de sortie (fuite) au niveau haut (note 6)	$V_{CCmax.}$ V_{OHA}	I_{OHX}	–	x	µA
Courant de sortie (fuite) au niveau bas (note 6)	$V_{CCmax.}$ V_{OLB}	I_{OLX}	–	x	µA

* Valeurs algébriques.

6 Electrical characteristics

The characteristics shall apply over the full operating temperature range, unless otherwise specified. Where the stated performance of the circuit varies over the operating temperature range, the values of the input and output voltages and their associated currents shall be stated at 25 °C and at the extremes of the operating temperature range. Values of current and voltage shall be given for each functionally different type of input and/or output.

[Special characteristics and timing requirements shall be specified.]

6.1 Static characteristics

All voltages are referenced to a designated reference terminal.

Characteristics	Conditions (notes 7 and 8)	Symbols	Min.*	Max.*	Unit
Supply current(s) (note 5)	$V_{CC\max.}$ $f\max.$	I_{CC} I_{DD} I_{BB} I_{EE} } Where appropriate	–	x	mA mA mA mA
Input clamping voltage (where appropriate)	$V_{CC\min.}$ I_{IKB}	V_{IK}	–	x	V
High-level output voltage	$V_{CC\min.}$ I_{OHA}	V_{OH}	x	–	V
Low-level output voltage	$V_{CC\min.}$ I_{OLA}	V_{OL}	–	x	V
High-level input or leakage current	$V_{CC\max.}$ V_{IHB}	$I_{IH(1)}$	–	x	µA
High-level input or leakage current (where appropriate)	$V_{CC\max.}$ V_{IHA}	$I_{IH(2)}$	–	x	µA
Low-level input or leakage current	$V_{CC\max.}$ V_{ILA}	$I_{IL(1)}$	–	x	µA
Low-level input or leakage current	$V_{CC\max.}$ V_{ILB}	$I_{IL(2)}$	–	x	µA
High-level output (leakage) current	$V_{CC\min.}$ V_{OHB}	I_{OH}	x	–	µA
Low-level output (leakage) current	$V_{CC\max.}$ V_{OLA}	I_{OL}	x	–	µA
High-level output (leakage) current (note 6)	$V_{CC\max.}$ V_{OHA}	I_{OHX}	–	x	µA
Low-level output (leakage) current (note 6)	$V_{CC\max.}$ V_{OLB}	I_{OLX}	–	x	µA

* Algebraic values.

Tableau (suite)

Caractéristiques	Conditions (notes 7 et 8)	Symboles	Min.*	Max.*	Unité
Courant de sortie (fuite) au niveau haut pour les sorties trois-états (si applicable)	$V_{CCmax.}$ V_{OHB}	I_{OHZ}	–	x	μA
Courant de sortie (fuite) au niveau bas pour les sorties trois-états (si applicable)	$V_{CCmax.}$ V_{OLA}	I_{OLZ}	–	x	μA
Courant de court-circuit en sortie (s'il y a lieu)	$V_{CCmax.}$ $V_O = 0$ durée = ...	I_{OS}	x	x	μA

* Valeurs algébriques.

[Notes 5. – S'il y a lieu, ces valeurs doivent également être fournies dans des conditions de veille.

6. – I_{OHX} et I_{OLX} s'appliquent uniquement aux circuits possédant des sorties à collecteur ouvert (ou source/drain ouvert) et dans ce cas ils remplacent I_{OH} et I_{OL} .

7. – S'il y a lieu, V_{DD} , V_{BB} ou V_{EE} doivent être utilisés au lieu de V_{CC} .

8. – Ces conditions doivent être spécifiées pour le pire cas de mesure de la caractéristique correspondante.]

[Les valeurs suivantes doivent être indiquées s'il y a lieu:

- lorsque certaines bornes peuvent jouer le rôle d'entrées ou de sorties, des informations doivent être fournies dans ces deux cas;
- les valeurs du courant peuvent être positives ou négatives selon le type de circuit utilisé;
- lorsque les entrées d'horloge constituent des sources de courant pulsées, des informations doivent être fournies pour I_{CC} , I_{SS} , etc., comme approprié.]

6.2 Caractéristiques dynamiques

Caractéristiques	Conditions	Symboles	Min.	Max.	Unité
Temps de propagation, de transition et tout autre temps important comme approprié			x	x	

[La charge en sortie doit être spécifiée.]

[Les valeurs minimales des temps d'établissement et de maintien à chaque entrée ou groupe d'entrées pour la transition appropriée d'une impulsion d'horloge spécifiée ou pour une impulsion de sortie spécifiée dans des conditions déterminées. Les valeurs permettant à l'utilisateur d'établir les conditions de temps critiques pour chaque fonction indépendante du microprocesseur doivent être indiquées.]

Table (continued)

Characteristics	Conditions (notes 7 and 8)	Symbols	Min.*	Max.*	Unit
High-level output (leakage) current at three-state outputs (if applicable)	$V_{CC,max.}$ V_{OHB}	I_{OHZ}	–	x	μA
Low-level output (leakage) current at three-state outputs (if applicable)	$V_{CC,max.}$ V_{OLA}	I_{OLZ}	–	x	μA
Output short-circuit current (where appropriate)	$V_{CC,max.}$ $V_O = 0$ duration = ...	I_{OS}	x	x	μA

* Algebraic values.

[Notes 5. – Where appropriate, these values shall also be quoted under standby conditions.

6. – I_{OHX} and I_{OLX} apply only to circuits having open-collector (or open source/drain) outputs and in this case replace I_{OH} and I_{OL} .
7. – Where appropriate, V_{DD} , V_{BB} or V_{EE} shall be used instead of V_{CC} .
8. – These conditions shall be specified to ensure the worst case for the relevant characteristic measurement.]

[The following shall also be stated if applicable:

- where certain terminals may function as inputs or outputs, information shall be given for both conditions;
- current values may be either positive or negative depending on the type of circuit being used;
- where clock inputs act as pulsed power supplies, information shall be given for I_{CC} , I_{SS} , etc., as appropriate.]

6.2 Dynamic characteristics

Characteristics	Conditions	Symbols	Min.	Max.	Unit
Propagation, transition and other essential timing information as appropriate			x	x	

[Output loading shall be specified.]

[Minimum values of set-up and hold times for each input or group of inputs relative to the appropriate transition of a specified clock pulse or specified output pulse under specified conditions. Those values shall be stated, which enable the critical timing conditions for each independent function of the microprocessor to be established by the user.

- Les valeurs minimale et maximale de la (des) période(s) d'horloge du microprocesseur et l'interdépendance de la (des) périodes(s) d'horloge.
- Pour les entrées d'horloge multiphase, les valeurs minimales et, s'il a lieu, maximales des retards entre les fronts spécifiés de phases successives.
- Les valeurs minimale et/ou maximale de l'impulsion d'horloge et la durée de chaque entrée d'information d'horloge.
- Diagramme détaillé des temps pour les paramètres ci-dessus.
- Variation du temps de propagation ou d'autres temps critiques avec, s'il y a lieu, la charge en sortie.]

6.3 Diagrammes des temps de synchronisation des séquences de commande

[Toutes les séquences de synchronisation nécessaires pour le microprocesseur et les dispositifs associés doivent être données sous forme de diagrammes des temps et/ou de tableaux.]

6.4 Capacités

Caractéristiques	Conditions	Symboles	Max.	Unité
Capacité d'entrée (y compris celle de l'horloge)	–	C_I	x	pF
Capacité de sortie	–	C_O	x	pF
Capacité d'entrée/sortie		$C_{I/O}$	x	pF

7 Programmation

[Uniquement applicable aux dispositifs à champ programmables (à l'étude).]

8 Valeurs limites, caractéristiques et données mécaniques et d'environnement

Voir le paragraphe 12.2 de la spécification intermédiaire.

9 Renseignements supplémentaires (non pour les besoins de contrôle)

[En option, les renseignements supplémentaires suivants peuvent constituer les données minimales de conception:

- Résistance thermique.

- Minimum and maximum values of microprocessor clock period(s), and inter-dependence of clock period(s).
- For multi-phase clock inputs, minimum and, where appropriate, maximum values of delays between specified edges of successive phase.
- Minimum and/or maximum values of clock pulse and duration at each block input.
- Detailed timing diagram for the above characteristics.
- Variation of propagation or other critical times with output loading where appropriate.]

6.3 Timing diagrams for control sequences

[All time sequences essential for the microprocessor and associated devices shall be given in timing diagrams and/or tables.]

6.4 Capacitances

Characteristics	Conditions	Symbols	Max.	Unit
Input capacitance (including clock)	–	C_i	x	pF
Output capacitance	–	C_o	x	pF
Input/output capacitance		$C_{i/o}$	x	pF

7 Programming

[Only applicable for field programmable devices (under consideration).]

8 Mechanical and environmental ratings, characteristics and data

See subclause 12.2 of the sectional specification.

9 Additional information (not for inspection purposes)

[Optionally the following additional information may be given as minimum design data:

- Thermal resistance.

Des renseignements peuvent être donnés pour définir la température maximale tolérée au point de référence à la surface d'un dispositif à une dissipation indiquée conformément aux conditions maximales d'utilisation recommandées.

- Immunité au bruit (entrées, tensions d'alimentation, etc.).
- Variations du temps de propagation, ou d'autres temps critiques, en fonction de la charge en sortie (si applicable).
- Recommandations pour la mise en place du matériel (par exemple découplage des alimentations).
- Dispositifs périphériques associés recommandés: liste, appellation et fonction des:
 - dispositifs périphériques spécifiques;
 - autres dispositifs périphériques (interfaçage direct ou indirect).
- Courbes ou données indiquant les effets de la connexion du (des) composant(s) externe(s) qui influent sur les caractéristiques.
- Indiquer si le circuit intégré est compatible électriquement avec d'autres circuits particuliers ou familles de circuits intégrés (par exemple TTL-LS) ou si des interfaces spécifiques sont requises.

Donner toute précision sur le type de circuit de sortie (par exemple sorties trois-états, collecteur ouvert).

- Indiquer le nombre maximal de charges spécifiées pouvant être attaquées par une sortie. Cette information peut être donnée pour plusieurs types de charge.
- Des informations supplémentaires, concernant les variations des caractéristiques indiquées à l'article 6 en fonction de la tension d'alimentation, de l'impédance de charge ou d'autres valeurs peuvent être données, s'il y a lieu.
- Des informations supplémentaires à celles du paragraphe 3.3.3, précisant l'effet de chacune des instructions, peuvent être données, s'il y a lieu.
- Divers.]

[Indiquer si le circuit comporte une protection interne contre les hautes tensions électrostatiques ou les champs électriques.]

10 Procédure de sélection (si exigé)

Voir l'article 8 de la spécification intermédiaire.

[– Conditions de rodage (si nécessaire): les informations suivantes doivent être spécifiées:

- température ambiante: température maximale de fonctionnement, sauf spécification contraire;
- tension d'alimentation: valeur nominale, sauf spécification contraire;
- fréquence;
- schéma du circuit et conditions.]

Information may be included to define the maximum temperature which may be permitted to occur at the reference point on the surface of a device under stated dissipation in accordance with the recommended maximum conditions of use.

- Noise immunity (inputs, supply voltages, etc.).
- Variation of propagation, or other critical times, with output loading (where applicable).
- Recommendation for the hardware implementation (for example decoupling of power supply).
- Recommended associated peripheral devices: list, name and function of:
 - specific peripheral devices;
 - other peripheral devices (direct or indirect interfacing).
- Curves or data indicating the effect of externally connected component(s) that influence the characteristics.
- It may be stated whether the integrated circuit is electrically compatible with other particular integrated circuits or families of integrated circuits (for example TTL-LS) or whether special interfaces are required.

Details may be given on the type of output circuit (for example three-state, open collector).

- The maximum number of specified loads that can be driven by an output may be given. The information may be given for more than one type of load.
- Additional information concerning the variations of the characteristics in clause 6 with supply voltage, load impedance or other values may be given as appropriate.
- Further information, detailing the action of each instruction, may be given to supplement that in subclause 3.3.3 where appropriate.
- Miscellaneous.]

[A statement may be given to indicate whether the integrated circuit contains internal protection against high electrostatic voltages or electrical fields.]

10 Screening procedure (if required)

See clause 8 of the sectional specification.

[– Burn-in conditions (if necessary): the following information shall be specified:

- ambient temperature: maximum operating temperature, unless otherwise specified;
- supply voltage: nominal value, unless otherwise specified;
- frequency;
- circuit diagram and conditions.]

11 Procédures d'assurance de la qualité

11.1 Procédures d'homologation

[Voir l'article 3 de la spécification générique et le paragraphe 5.1 de la spécification intermédiaire.]

11.2 Procédures d'agrément de savoir-faire

A l'étude.

12 Procédures d'associativité

[Voir l'article 6 de la spécification intermédiaire.]

13 Conditions d'essai et exigences de contrôle

13.1 Généralités

13.1.1 Conditions générales

Voir l'article 4 de la spécification générique.

13.1.2 Examen visuel et dimensionnel

Voir le paragraphe 4.2.1 de la spécification générique.

13.1.3 Conditions générales pour les mesures électriques et fonctionnelles

Voir le paragraphe 4.3.1 de la spécification générique.

Le programme d'essais fait partie de la spécification du produit. [Le fabricant doit démontrer à l'ONS que la séquence d'essais fonctionnels est appropriée en fonction de la définition du circuit donnée par le fabricant (fonction, taux de couverture, etc.).] Cette information reste confidentielle entre le fabricant et l'ONS et ne doit pas être divulguée sans le consentement du fabricant.

13.1.4 Vérification fonctionnelle

13.1.4.1 Conditions générales

Voir la spécification générique.

13.1.4.2 Définition et vérification de la fonction

[La fonction réalisée par le circuit intégré doit être décrite le plus précisément possible à l'article 3 de cette spécification particulière.]

Le programme d'essais du fabricant doit être utilisé pour la vérification de la fonction. Ce programme d'essais fait partie de la spécification du produit.

11 Quality assessment procedures

11.1 *Qualification approval procedures*

[See clause 3 of the generic specification and subclause 5.1 of the sectional specification.]

11.2 *Capacity approval procedures*

Under consideration.

12 Structural similarity procedures

[See clause 6 of the sectional specification.]

13 Test conditions and inspection requirements

13.1 *General*

13.1.1 *General conditions*

See clause 4 of the generic specification.

13.1.2 *Visual and dimensional examination*

See subclause 4.2.1 of the generic specification.

13.1.3 *General conditions for electrical and functional measurements*

See subclause 4.3.1 of the generic specification.

The test program is part of the product specification. [The manufacturer shall demonstrate to the NSI that the functional test sequence is adequate, referring to the definition given by the manufacturer (function, test coverage, etc.).] This information is confidential between the manufacturer and the NSI and must not be disclosed without the consent of the manufacturer.

13.1.4 *Functional verification*

13.1.4.1 *General conditions*

See generic specification.

13.1.4.2 *Definition and verification of the function*

[The function performed by the integrated circuit shall be described as precisely as possible in clause 3 of this detail specification.]

For the verification of the function, the manufacturer's test program shall be used. This test program is part of the product specification.

Le fabricant doit garantir à l'ONS que le programme d'essais est approprié aux besoins de la vérification de la fonction et, en particulier, que la vérification de la fonction par ce programme d'essais est valable dans toute la gamme des tensions d'alimentation et des températures de fonctionnement.

[L'ONS peut exiger que le fabricant montre le programme d'essais avec toutes les modifications éventuelles. Cependant, cette information reste confidentielle.]

[L'ONS est en droit de consulter des experts qui doivent être agréés par le fabricant.]

[Dans le cadre de cette procédure, la vérification de la fonction n'est pas décrite dans la spécification particulière.]

13.1.5 *Essais climatiques*

Voir le paragraphe 4.4 de la spécification générique et le paragraphe 12.2 de la spécification intermédiaire.

13.1.6 *Essais mécaniques*

Voir le paragraphe 4.4 de la spécification générique et le paragraphe 12.2 de la spécification intermédiaire.

13.1.7 *Essais d'endurance*

Voir le paragraphe 3.8 ou 3.9 de la spécification générique et le paragraphe 12.3 de la spécification intermédiaire.

[La spécification particulière doit préciser toutes les informations nécessaires pour l'exécution des essais d'endurance.]

13.2 *Exigences de prélèvement et constitution des lots de contrôle*

- Exigences de prélèvement, voir l'article 9 de la spécification particulière.
- Pour le groupe A, le choix entre les systèmes AQL et LTPD doit être fait dans la spécification particulière.
- Pour la constitution des lots de contrôle, voir le paragraphe 5.1.1 de la spécification intermédiaire et le paragraphe 12.2 de la Publication QC 001002 de la CEI.
- Pour l'associativité, voir l'article 6 de la spécification intermédiaire et le paragraphe 8.5.3 de la Publication QC 001002 de la CEI.

13.3 *Séquences d'essais*

Les essais doivent être effectués à 25 °C, sauf spécification contraire.

Les essais suivis de (D) sont destructifs.

The manufacturer shall have assured the NSI that the test program is adequate for this purpose and, in particular, shall assure the NSI that the verification of the function by the test program is valid over the supply voltage and operating temperature range.

[The NSI can require the manufacturer to demonstrate the test program and any changes; however, the information is confidential.]

[The NSI has the right to consult experts who shall be acceptable to the manufacturer.]

[Within this procedure, the verification of the function is not described in the detail specification.]

13.1.5 *Climatic tests*

See subclause 4.4 of the generic specification and subclause 12.2 of the sectional specification.

13.1.6 *Mechanical tests*

See subclause 4.4 of the generic specification and subclause 12.2 of the sectional specification.

13.1.7 *Endurance tests*

See subclause 3.8 or 3.9 of the generic specification and subclause 12.3 of the sectional specification.

[The detail specification shall prescribe all the necessary information for performing the endurance tests.]

13.2 *Sampling requirements and formation of inspection lots*

- For sampling requirements, see Clause 9 of the sectional specification.
- For group A, the choice between the AQL and the LTPD system shall be made in the detail specification.
- For the formation of inspection lots see subclause 5.1.1 of the sectional specification and subclause 12.2 of IEC Publication QC 001002.
- For structural similarity, see clause 6 of the sectional specification and subclause 8.5.3, of IEC Publication QC 001002.

13.3 *Inspection tables*

Tests shall be made at 25 °C, unless otherwise specified.

Tests marked (D) are destructive.